

8A、650V N沟道增强型场效应管

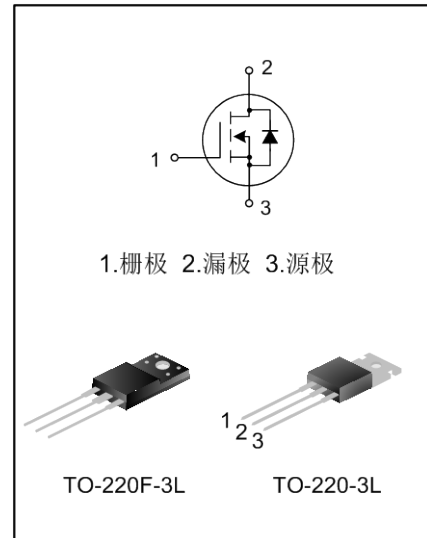
描述

SVF8N65T/F N沟道增强型高压功率 MOS 场效应晶体管采用士兰微电子的 F-Cell™ 平面高压 VDMOS 工艺技术制造。先进的工艺及条状的原胞设计结构使得该产品具有较低的导通电阻、优越的开关性能及很高的雪崩击穿耐量。

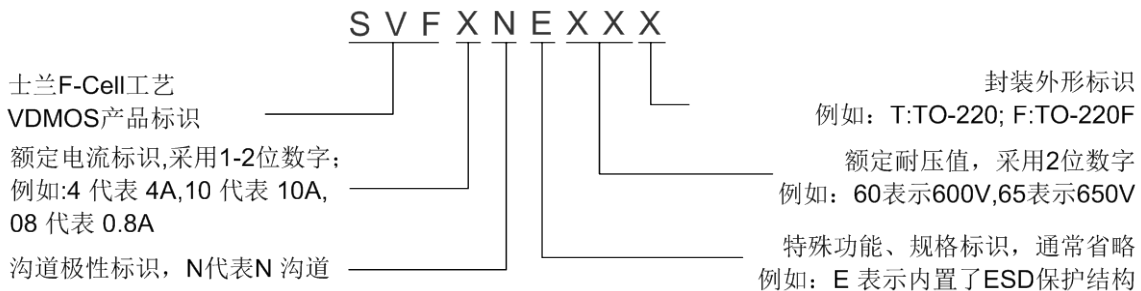
该产品可广泛应用于 AC-DC 开关电源，DC-DC 电源转换器，高压 H 桥 PWM 马达驱动。

特点

- ◆ 8A, 650V, $R_{DS(on)}$ (典型值)=1.2Ω@ $V_{GS}=10V$
- ◆ 低栅极电荷量
- ◆ 低反向传输电容
- ◆ 开关速度快
- ◆ 提升了 dv/dt 能力



命名规则



产品规格分类

产品名称	封装形式	打印名称	材料	包装
SVF8N65T	TO-220-3L	SVF8N65T	无铅	料管
SVF8N65F	TO-220F-3L	SVF8N65F	无铅	料管

极限参数(除非特殊说明, $T_C=25^{\circ}\text{C}$)

参数名称	符号	参数范围		单位
		SVF8N65T	SVF8N65F	
漏源电压	V_{DS}	650		V
栅源电压	V_{GS}	± 30		V
漏极电流	I_D	$T_C=25^{\circ}\text{C}$		A
		$T_C=100^{\circ}\text{C}$		
漏极脉冲电流	I_{DM}	32.0		A
耗散功率 ($T_C=25^{\circ}\text{C}$) - 大于 25°C 每摄氏度减少	P_D	150	48	W
		1.20	0.38	W/ $^{\circ}\text{C}$
单脉冲雪崩能量 (注 1)	E_{AS}	398		mJ
工作结温范围	T_J	$-55\sim+150$		$^{\circ}\text{C}$
贮存温度范围	T_{stg}	$-55\sim+150$		$^{\circ}\text{C}$

热阻特性

参数名称	符号	参数范围		单位
		SVF8N65T	SVF8N65F	
芯片对管壳热阻	$R_{\theta JC}$	0.83	2.60	$^{\circ}\text{C}/\text{W}$
芯片对环境的热阻	$R_{\theta JA}$	62.5	62.5	$^{\circ}\text{C}/\text{W}$

电气参数(除非特殊说明, $T_C=25^{\circ}\text{C}$)

参数名称	符号	测试条件	最小值	典型值	最大值	单位
漏源击穿电压	$B_{V_{DSS}}$	$V_{GS}=0\text{V}, I_D=250\mu\text{A}$	650	--	--	V
漏源漏电流	I_{DSS}	$V_{DS}=650\text{V}, V_{GS}=0\text{V}$	--	--	1.0	μA
栅源漏电流	I_{GSS}	$V_{GS}=\pm 30\text{V}, V_{DS}=0\text{V}$	--	--	± 100	nA
栅极开启电压	$V_{GS(th)}$	$V_{GS}=V_{DS}, I_D=250\mu\text{A}$	2.0	--	4.0	V
导通电阻	$R_{DS(on)}$	$V_{GS}=10\text{V}, I_D=4.0\text{A}$	--	1.2	1.4	Ω
输入电容	C_{iss}	$V_{DS}=25\text{V}, V_{GS}=0\text{V},$ $f=1.0\text{MHz}$	--	902.3	--	pF
输出电容	C_{oss}		--	99	--	
反向传输电容	C_{rss}		--	3.2	--	
开启延迟时间	$t_{d(on)}$	$V_{DD}=325\text{V}, I_D=8.0\text{V}, R_G=25\Omega$ (注 2, 3)	--	28.40	--	ns
开启上升时间	t_r		--	51.47	--	
关断延迟时间	$t_{d(off)}$		--	38.93	--	
关断下降时间	t_f		--	29.07	--	
栅极电荷量	Q_g	$V_{DD}=520\text{V}, I_D=8.0\text{A}, V_{GS}=10\text{V}$ (注 2, 3)	--	14.47	--	nC
栅极-源极电荷量	Q_{gs}		--	5.04	--	
栅极-漏极电荷量	Q_{gd}		--	4.72	--	

源-漏二极管特性参数

参数名称	符号	测试条件	最小值	典型值	最大值	单位
源极电流	I_S	MOS 管中源极、漏极构成的反偏	--	--	8.0	A
源极脉冲电流	I_{SM}	P-N 结	--	--	32.0	
源-漏二极管压降	V_{SD}	$I_S=8.0A, V_{GS}=0V$	--	--	1.4	V
反向恢复时间	T_{rr}	$I_S=8.0A, V_{GS}=0V,$	--	536.47	--	ns
反向恢复电荷	Q_{rr}	$dI_F/dt=100A/\mu s$ (注 2)	--	3.66	--	μC

注:

1. $L=30mH, I_{AS}=4.80A, V_{DD}=120V, R_G=25\Omega$, 开始温度 $T_J=25^\circ C$;
2. 脉冲测试: 脉冲宽度 $\leq 300\mu s$, 占空比 $\leq 2\%$;
3. 基本上不受工作温度的影响。

典型特性曲线

图1. 输出特性

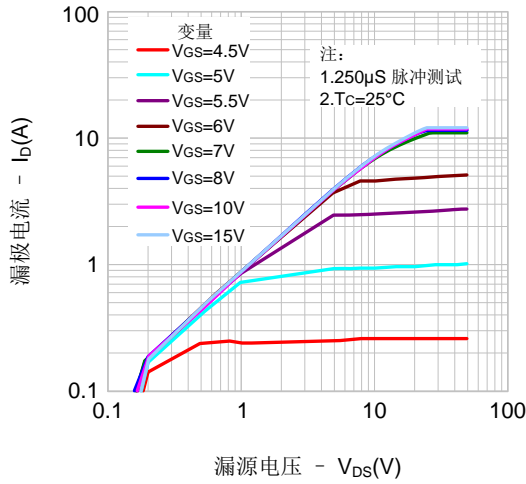


图2. 传输特性

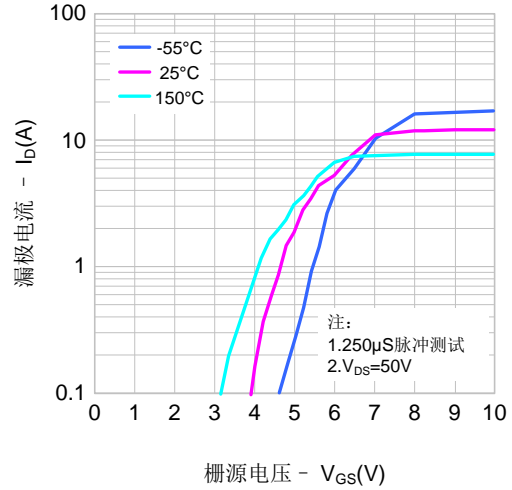


图3. 导通电阻 vs. 漏极电流和栅极电压

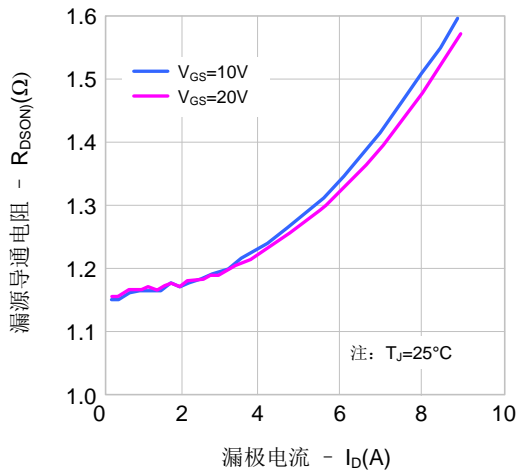


图4. 体二极管正向压降 vs. 源极电流、温度

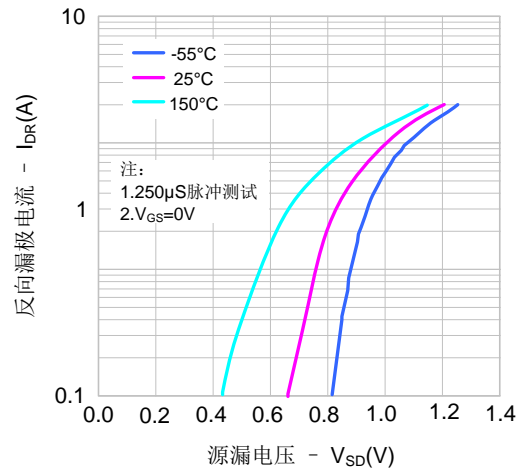


图5. 电容特性

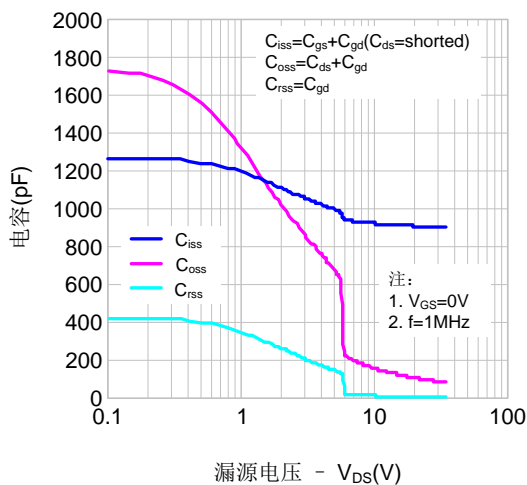
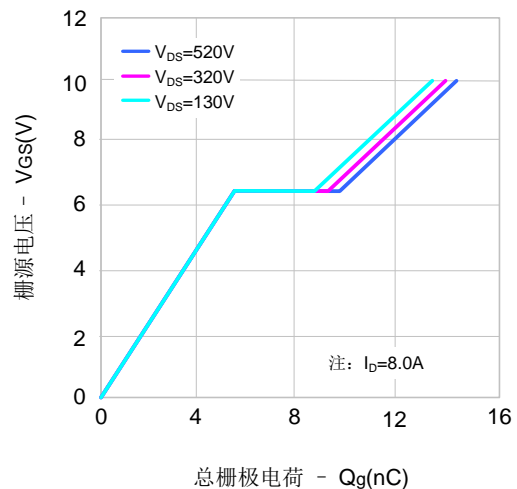


图6. 电荷量特性



典型特性曲线 (续)

图7. 击穿电压vs.温度特性

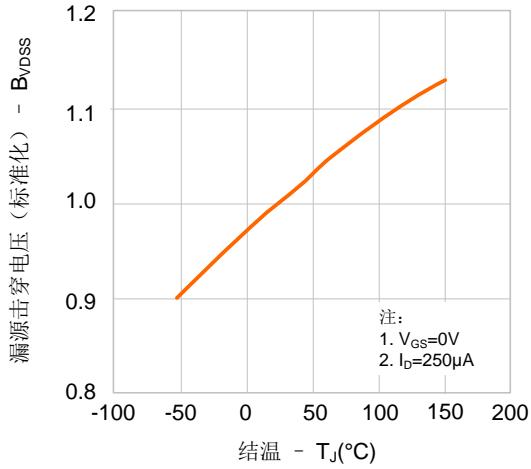


图8. 导通电阻vs.温度特性

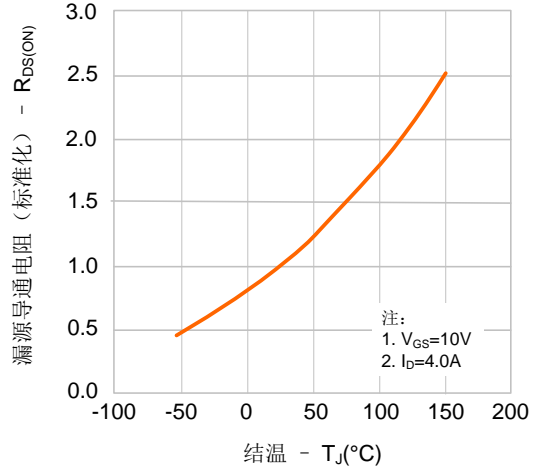


图9-1. 最大安全工作区域(SVF8N65T)

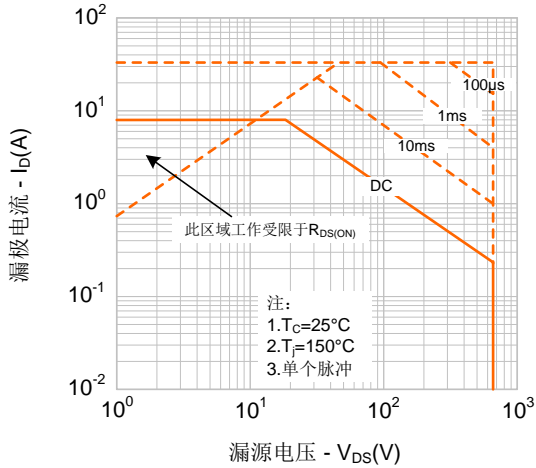


图9-2. 最大安全工作区域(SVF8N65F)

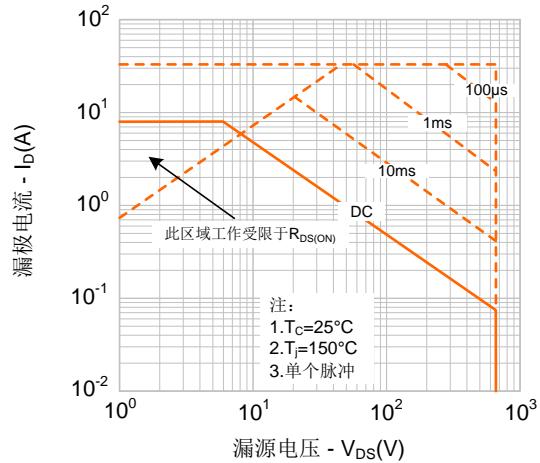
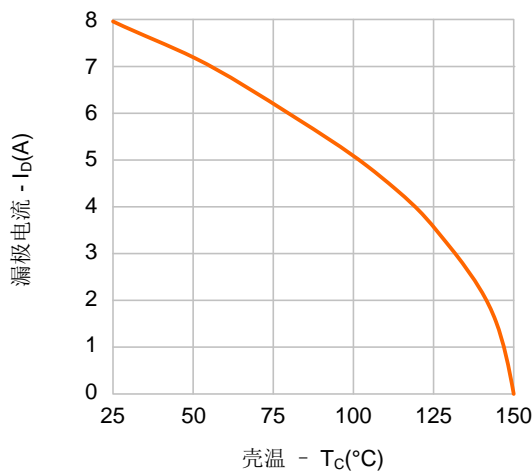
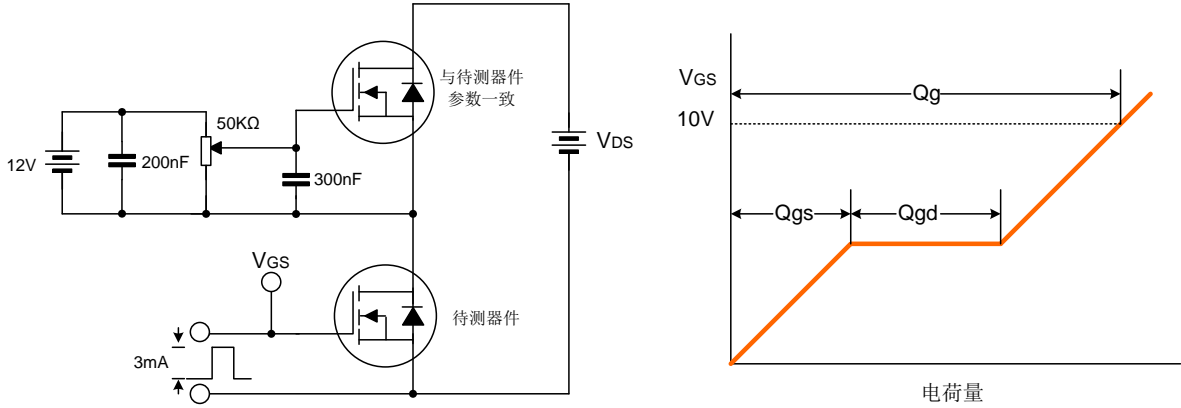


图 10. 最大漏极电流vs. 壳温

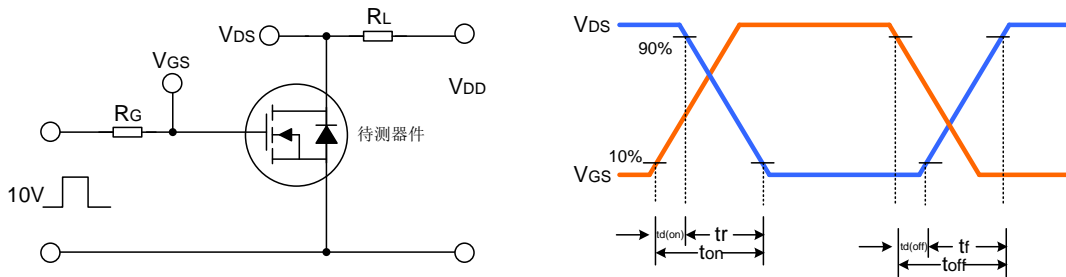


典型测试电路

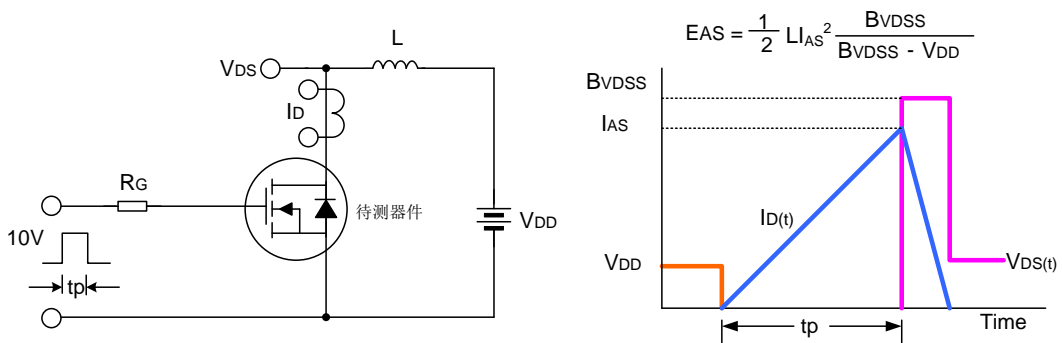
栅极电荷量测试电路及波形图



开关时间测试电路及波形图



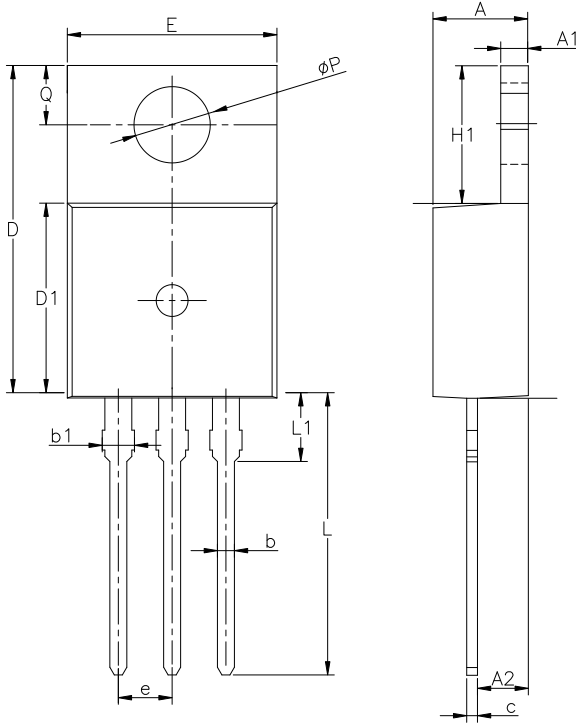
EAS测试电路及波形图



封装外形图

TO-220-3L

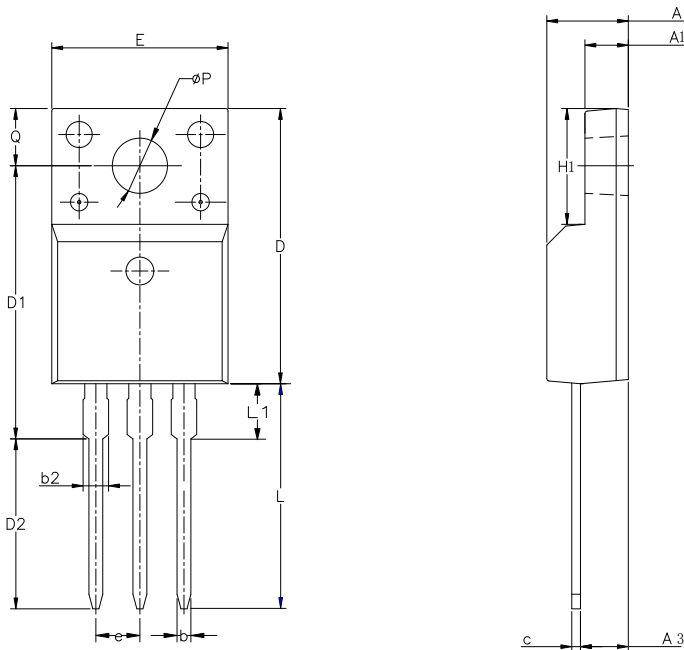
单位：毫米



SYMBOL	MIN	NOM	MAX
A	4.30	4.50	4.70
A1	1.00	1.30	1.50
A2	1.80	2.40	2.80
b	0.60	0.80	1.00
b1	1.00	—	1.60
c	0.30	—	0.70
D	15.10	15.70	16.10
D1	8.10	9.20	10.00
E	9.60	9.90	10.40
e	2.54BSC		
H1	6.10	6.50	7.00
L	12.60	13.08	13.60
L1	—	—	3.95
ϕP	3.40	3.70	3.90
Q	2.60	—	3.20

TO-220F-3L

单位：毫米



SYMBOL	MIN	NOM	MAX
A	4.42	4.70	5.02
A1	2.30	2.54	2.80
A3	2.50	2.76	3.10
b	0.70	0.80	0.90
b2	—	—	1.47
c	0.35	0.50	0.65
D	15.25	15.87	16.25
D1	15.30	15.75	16.30
D2	9.30	9.80	10.30
E	9.73	10.16	10.36
e	2.54BCS		
H1	6.40	6.68	7.00
L	12.48	12.98	13.48
L1	/	/	3.50
ϕP	3.00	3.18	3.40
Q	3.05	3.30	3.55

声明:

- ◆ 士兰保留说明书的更改权, 恕不另行通知! 客户在下单前应获取最新版本资料, 并验证相关信息是否完整和最新。
- ◆ 任何半导体产品特定条件下都有一定的失效或发生故障的可能, 买方有责任在使用 Silan 产品进行系统设计和整机制造时遵守安全标准并采取安全措施, 以避免潜在失败风险可能造成人身伤害或财产损失情况的发生!
- ◆ 产品提升永无止境, 我公司将竭诚为客户提供更优秀的产品!

产品名称:	SVF8N65T/F	文档类型:	说明书
版 权:	杭州士兰微电子股份有限公司	公司主页:	http://www.silan.com.cn
版 本:	1.7	作 者:	殷资
修改记录:	1. 修改 TO-220F-3L 封装信息 2. 修改 TO-220-3L 封装信息		
版 本:	1.6	作 者:	殷资
修改记录:	1. 修改热阻特性		
版 本:	1.5	作 者:	殷资
修改记录:	1. 修改产品规格分类		
版 本:	1.4	作 者:	张科锋
修改记录:	1. 修改 MOS 管符号的示意图		
版 本:	1.3	作 者:	张科锋
修改记录:	1. 修改 T_{rr} 和 Q_{rr} 的值		
版 本:	1.2	作 者:	张科锋
修改记录:	1. 修改“电性参数”、电容特性曲线		
版 本:	1.1	作 者:	张科锋
修改记录:	1. 修改“封装外形图”		
版 本:	1.0	作 者:	张科锋
修改记录:	1. 原版		