

产品特性

- 信噪比(SNR):79dBFS (9.7MHz, VREF=1.4V)
- 信噪比(SNR):77dBFS (9.7MHz, VREF=1.0V)
- 无杂散动态范围(SFDR):85dBc(至奈奎斯特频率, VREF=1.4V)
- 无杂散动态范围(SFDR):91dBc(至奈奎斯特频率, VREF=1.0V)
- JESD204B Subclass1 编码, 串行数字输出
- 模拟输入范围(可调):2.0 Vp-p/2.8 Vp-p
- 1.8V 电源供电
- 低功耗:125MHz 模式每通道功耗 \leq 195mW
- 微分非线性(DNL): \pm 0.6LSB
- 积分非线性(INL): \pm 5.0LSB
- 串行端口控制:
全芯片、独立通道省电模式(Power Down)
内建、用户自定义测试模式
多芯片同步和时钟分频功能
待机模式
- 650MHz 全功率模拟输入带宽

产品应用范围

- 高速成像
- 无线电接收机
- 便携式测量设备
- 医疗成像

产品描述

芯佰微CBM96AD56是一款4通道、16位、125 MSPS模数转换器(ADC), 内置片内采样保持电路, 专门针对低成本、低功耗、小尺寸和易用性而设计。该产品的转换速率最高可达125 MSPS, 具有杰出的动态性能与低功耗特性, 适合比较重视小封装尺寸的应用。CBM96AD56采用1.8 V单电源供电以及LVPECL/CMOS/LVDS兼容型采样速率时钟信号, 充分发挥其工作性能。无需外部基准电压源或驱动器即可满足许多应用需求。它还支持独立关断各通道; 禁用所有通道时, 典型功耗低于14 mW。CBM96AD56内置多种功能特性, 可灵活配置使用CBM96AD56采用符合RoHS标准的56引脚无磁性LFCSP封装。额定温度范围为 -40°C 至 $+85^{\circ}\text{C}$ 工业温度范围。CBM96AD56采用8 mm x 8 mm小型封装, 内置4个ADC。片内锁相环(PLL)允许用户提供单个ADC采样时钟, 对应JESD204B数据速率时钟由PLL乘以该ADC采样时钟产生。可配置的JESD204B输出模块支持每通道最高6.4 Gbps的采样速率, JESD204B输出模块支持1/2/4通道配置。低功耗: 双通道、125 MSPS时每通道功耗为195mW。SPI控制提供丰富灵活的特性, 可满足各种特定系统的需求。

技术规格

直流规格(VREF=1.4 V)

AVDD=1.8 V, DRVDD=1.8 V, 2.8 V_{p-p} 满量程差分输入, 1.4 V 基准电压, 如无特殊说明, A_{IN}=-1.0dBFS

表 1.

参数	温度	最小值	典型值	最大值	单位
分辨率	25°C		16		Bits
精度					
无失码	25°C		设计保证		
失调误差	25°C		0.2		%FSR
失调匹配	25°C		0.05		%FSR
增益误差	25°C		1.2		%FSR
增益匹配	25°C		0.95		%FSR
微分非线性(DNL)	25°C		±0.5		LSB
积分非线性(INL)	25°C		±5.0		LSB
温度漂移					
增益误差	全温		5.2		ppm/°C
失调误差	全温		-2.5		ppm/°C
内部基准电压源					
内部基准电压源	25°C		1.4		V
负载调整(1.0 mA)	25°C		4		mV
输入电阻	25°C		7.5		kΩ
输入端等效噪声					
V _{REF} =1.4V	25°C		2.1		LSB rms
模拟输入					
差分输入电压	25°C		2.8		V _{p-p}
共模电压	25°C		0.9		V
共模范围	25°C	0.7		1.1	V
差分输入电阻	25°C		2.6		kΩ
差分输入电容	25°C		7		pF
电源					
AVDD	25°C		1.8		V
DVDD、DRVDD	25°C		1.8		V
I _{AVDD} (125MSPS、2 Lanes)	25°C		288		mA

I _{DVDD} (125MSPS、2 Lanes)	25°C	67	mA
I _{DRVDD} (125MSPS、2 Lanes)	25°C	83	mA
总功耗			
直流输入 (125MSPS、2 Lanes)	25°C	706	mW
正弦输入 (125MSPS、2 Lanes)	25°C	788	mW
省电模式	25°C	14	mW
待机模式	25°C	547	mW

直流规格(V_{REF}=1.0 V)

AVDD=1.8 V, DRVDD=1.8 V, 2.0 V_{p-p} 满量程差分输入, 1.0 V 基准电压, 如无特殊说明, AIN=-1.0dBFS

表 2

参数	温度	最小值	典型值	最大值	单位
分辨率	25°C		16		Bits
精度					
无失码	25°C		设计保证		
失调误差	25°C		0.2		%FSR
失调匹配	25°C		0.13		%FSR
增益误差	25°C		1.0		%FSR
增益匹配	25°C		0.4		%FSR
微分非线性(DNL)	25°C		±0.5		LSB
积分非线性(INL)	25°C		±4.0		LSB
温度漂移					
增益误差	全温		3.1		ppm/°C
失调误差	全温		-3		ppm/°C
内部基准电压源					
内部基准电压源	25°C		1.0		V
负载调整(1.0 mA)	25°C		2		mV
输入电阻	25°C		7.5		kΩ
输入端等效噪声					
V _{REF} =1.0V	25°C		2.7		LSB rms
模拟输入					
差分输入电压	25°C		2.0		V _{p-p}

共模电压	25°C	0.9	V
共模范围	25°C	0.5 1.3	V
差分输入电阻	25°C	2.6	kΩ
差分输入电容	25°C	7	pF
电源			
AVDD	25°C	1.8	V
DVDD、DRVDD	25°C	1.8	V
I _{AVDD} (125MSPS、2 Lanes)	25°C	276	mA
I _{DVDD} (125MSPS、2 Lanes)	25°C	69	mA
I _{DRVDD} (125MSPS、2 Lanes)	25°C	83	mA
总功耗			
直流输入 (125MSPS、2 Lanes)	25°C	688	mW
正弦输入 (125MSPS、2 Lanes)	25°C	771	mW
省电模式	25°C	14	mW
待机模式	25°C	520	mW

交流规格(VREF=1.4 V)

 AVDD=1.8 V, DRVDD=1.8 V, 2.8 V_{p-p} 满量程差分输入, 1.4 V 基准电压, 如无特殊说明, AIN=-1.0dBFS

表 3.

参数	温度	最小值	典型值	最大值	单位
信噪比(SNR)					
f _{IN} = 9.7MHz	25°C		79.0		dBFS
f _{IN} = 16MHz	25°C		78.2		dBFS
f _{IN} = 64MHz	25°C		76.3		dBFS
f _{IN} = 128MHz	25°C		71.5		dBFS
f _{IN} = 201MHz	25°C		69.7		dBFS
f _{IN} = 301MHz	25°C		66.2		dBFS
信噪失真比(SINAD)					
f _{IN} = 9.7MHz	25°C		78.3		dBFS
f _{IN} = 16MHz	25°C		77.7		dBFS
f _{IN} = 64MHz	25°C		75.2		dBFS
f _{IN} = 128MHz	25°C		70.9		dBFS
f _{IN} = 201MHz	25°C		68.7		dBFS

参数	温度	最小值	典型值	最大值	单位
$f_{IN} = 301\text{MHz}$	25°C		65.9		dBFS
有效位数(ENOB)					
$f_{IN} = 9.7\text{MHz}$	25°C		12.7		Bits
$f_{IN} = 16\text{MHz}$	25°C		12.6		Bits
$f_{IN} = 64\text{MHz}$	25°C		12.2		Bits
$f_{IN} = 128\text{MHz}$	25°C		11.5		Bits
$f_{IN} = 201\text{MHz}$	25°C		11.1		Bits
$f_{IN} = 301\text{MHz}$	25°C		10.7		Bits
无杂散动态范围(SFDR)					
$f_{IN} = 9.7\text{MHz}$	25°C		93.2		dBc
$f_{IN} = 16\text{MHz}$	25°C		90.1		dBc
$f_{IN} = 64\text{MHz}$	25°C		82.8		dBc
$f_{IN} = 128\text{MHz}$	25°C		82.3		dBc
$f_{IN} = 201\text{MHz}$	25°C		76.1		dBc
$f_{IN} = 301\text{MHz}$	25°C		82.3		dBc
最差谐波(二阶或三阶)					
$f_{IN} = 9.7\text{MHz}$	25°C		-93.2		dBc
$f_{IN} = 16\text{MHz}$	25°C		-90.1		dBc
$f_{IN} = 64\text{MHz}$	25°C		-82.8		dBc
$f_{IN} = 128\text{MHz}$	25°C		-82.3		dBc
$f_{IN} = 201\text{MHz}$	25°C		-76.1		dBc
$f_{IN} = 301\text{MHz}$	25°C		-82.3		dBc
最差其他谐波(二阶或三阶除外)					
$f_{IN} = 9.7\text{MHz}$	25°C		-96		dBc
$f_{IN} = 16\text{MHz}$	25°C		-92		dBc
$f_{IN} = 64\text{MHz}$	25°C		-90		dBc
$f_{IN} = 128\text{MHz}$	25°C		-89		dBc
$f_{IN} = 201\text{MHz}$	25°C		-93		dBc
$f_{IN} = 301\text{MHz}$	25°C		-90		dBc
双音互调失真(IMD):输入幅度=-7.0dBFS					
$f_{IN1} = 70.5\text{MHz}, f_{IN2} = 72.5\text{MHz}$,	25°C		-84		dBc
串扰					
量程内串扰 ²	25°C		-93		dB

参数	温度	最小值	典型值	最大值	单位
超量程串扰 ³	25°C		-89		dB
模拟输入带宽 (全功率)	25°C		650		MHz

¹ $f_{IN} \geq 401\text{MHz}$ 测试时, 在 $A_{IN} = -5.0\text{dBFS}$ 条件下进行测试。

² 一个通道输入 $f_{IN} = 70\text{MHz}$, -1.0dBFS 模拟输入且相邻通道上无输入信号。

³ 超量程定义为高于满量程范围 3dB

交流规格(VREF=1.0 V)

AVDD=1.8 V, DRVDD=1.8 V, 2.0 Vp-p 满量程差分输入, 1.0 V 基准电压, 如无特殊说明, $A_{IN} = -1.0\text{dBFS}$

表 4.

参数	温度	最小值	典型值	最大值	单位
信噪比(SNR)					
$f_{IN} = 9.7\text{MHz}$	25°C		77.4		dBFS
$f_{IN} = 16\text{MHz}$	25°C		77.1		dBFS
$f_{IN} = 64\text{MHz}$	25°C		75.3		dBFS
$f_{IN} = 128\text{MHz}$	25°C		71.9		dBFS
$f_{IN} = 201\text{MHz}$	25°C		69.2		dBFS
$f_{IN} = 301\text{MHz}$	25°C		65.8		dBFS
信噪失真比(SINAD)					
$f_{IN} = 9.7\text{MHz}$	25°C		77.3		dBFS
$f_{IN} = 16\text{MHz}$	25°C		76.9		dBFS
$f_{IN} = 64\text{MHz}$	25°C		75.1		dBFS
$f_{IN} = 128\text{MHz}$	25°C		71.6		dBFS
$f_{IN} = 201\text{MHz}$	25°C		68.5		dBFS
$f_{IN} = 301\text{MHz}$	25°C		65.6		dBFS
有效位数(ENOB)					
$f_{IN} = 9.7\text{MHz}$	25°C		12.5		Bits
$f_{IN} = 16\text{MHz}$	25°C		12.4		Bits
$f_{IN} = 64\text{MHz}$	25°C		12.2		Bits
$f_{IN} = 128\text{MHz}$	25°C		11.6		Bits
$f_{IN} = 201\text{MHz}$	25°C		11.1		Bits
$f_{IN} = 301\text{MHz}$	25°C		10.6		Bits

参数	温度	最小值	典型值	最大值	单位
无杂散动态范围(SFDR)					
$f_{IN} = 9.7\text{MHz}$	25°C		97.6		dBc
$f_{IN} = 16\text{MHz}$	25°C		94.9		dBc
$f_{IN} = 64\text{MHz}$	25°C		92.5		dBc
$f_{IN} = 128\text{MHz}$	25°C		86.0		dBc
$f_{IN} = 201\text{MHz}$	25°C		77.5		dBc
$f_{IN} = 301\text{MHz}$	25°C		80.3		dBc
最差谐波(二阶或三阶)					
$f_{IN} = 9.7\text{MHz}$	25°C		-97.6		dBc
$f_{IN} = 16\text{MHz}$	25°C		-94.9		dBc
$f_{IN} = 64\text{MHz}$	25°C		-92.5		dBc
$f_{IN} = 128\text{MHz}$	25°C		-86.0		dBc
$f_{IN} = 201\text{MHz}$	25°C		-77.5		dBc
$f_{IN} = 301\text{MHz}$	25°C		-80.3		dBc
最差其他谐波(二阶或三阶除外)					
$f_{IN} = 9.7\text{MHz}$	25°C		-95		dBc
$f_{IN} = 16\text{MHz}$	25°C		-95		dBc
$f_{IN} = 64\text{MHz}$	25°C		-94		dBc
$f_{IN} = 128\text{MHz}$	25°C		-89		dBc
$f_{IN} = 201\text{MHz}$	25°C		-91		dBc
$f_{IN} = 301\text{MHz}$	25°C		-89		dBc
双音互调失真(IMD):输入幅度=-7.0dBFS					
$f_{IN1} = 70.5\text{MHz}, f_{IN2} = 72.5\text{MHz}$	25°C		-89		dBc
串扰					
量程内串扰 ²	25°C		-94		dB
超量程串扰 ³	25°C		-89		dB
模拟输入带宽 (全功率)	25°C		650		MHz

¹ $f_{IN} \geq 401\text{MHz}$ 测试时, 在 $A_{IN} = -5.0\text{dBFS}$ 条件下进行测试。

² 一个通道输入 $f_{IN} = 70\text{MHz}$, -1.0dBFS 模拟输入且相邻通道上无输入信号。

³ 超量程定义为高于满量程范围 3dB。

数字规格

AVDD=1.8 V, DRVDD=1.8 V, 2.8 Vp-p 满量程差分输入, 1.4 V 基准电压, 如无特殊说明, AIN=-1.0dBFS

表 5.

参数	温度	最小值	典型值	最大值	单位
时钟输入(CLK+、CLK-)					
逻辑兼容		CMOS/LVDS/LVPECL			
差分输入电压范围	全温	0.2		3.6	V _{p-p}
输入电压范围	全温	AGND - 0.2		AVDD + 0.2	V
输入共模电压	全温		0.9		V
输入电阻(差分)	25°C		15		kΩ
输入电容	25°C		4		pF
DSYNC 输入(DSYNC+ / DSYNC-)					
逻辑兼容		LVDS			
内部共模偏置	全温		0.9		V
差分输入电压范围	全温	0.3		3.6	V _{p-p}
输入电压范围	全温	DGND			V
输入共模电压范围	全温	DVDD			V
高电平输入电流	全温	0.9		1.4	μA
低电平输入电流	全温	-5		+5	μA
输入电容	全温	-5		+5	pF
输入电阻	全温		1		kΩ
		12	16	20	
DSYSREF 输入(DSYSREF+ / DSYSREF-)					
逻辑兼容		LVDS			
内部共模偏置	全温		0.9		V
差分输入电压范围	全温	0.3		3.6	V _{p-p}
输入电压范围	全温	AGND		AVDD	V
输入共模电压范围	全温	0.9		1.4	V
高电平输入电流	全温	-5		+5	μA
低电平输入电流	全温	-5		+5	μA
输入电容	全温		4		pF
输入电阻	全温	8	10	12	kΩ
逻辑输入(PDWN、SYNC、SCLK)					
逻辑 1 电压范围	全温	1.2		AVDD + 0.2	V

参数	温度	最小值	典型值	最大值	单位
逻辑 0 电压范围	全温	0		0.8	V
输入电阻	25°C		30		kΩ
输入电容	25°C		2		pF
逻辑输入(CSB)					
逻辑 1 电压范围	全温	1.2		AVDD + 0.2	V
逻辑 0 电压范围	全温	0		0.8	V
输入电阻	25°C		26		kΩ
输入电容	25°C		2		pF
逻辑输入(SDIO)					
逻辑 1 电压范围	全温	1.2		AVDD + 0.2	V
逻辑 0 电压范围	全温	0		0.8	V
输入电阻	25°C		26		kΩ
输入电容	25°C		5		pF
数字输出 (SERDOUTx+, SERDOUTx-)					
逻辑兼容	全温		CML400		
差分输出电压(V _{OD})	全温	400	600	750	mV
输出失调电压(V _{OS})	全温	0.75	DRVDD/2	1.05	V

开关规格

AVDD=1.8 V, DRVDD=1.8 V, 2.8 Vp-p 满量程差分输入, 1.4 V 基准电压, 如无特殊说明, AIN=-1.0dBFS

表 6.

参数	温度	最小值	典型值	最大值	单位
时钟参数					
输入时钟速率	全温	40		1000	MHz
转换速率		40		125	MSPS
时钟高电平脉冲宽度(t _{EH})			4.00		ns
时钟低电平脉冲宽度(t _{EL})			4.00		ns
SYNC 建立时间至时钟				1.4	ns
SYNC 保持时间至时钟				-0.4	ns
DSYSREF 建立时间至时钟(t _{REFS}) ⁴			370	600	ps
DSYSREF 保持时间至时钟(t _{REFH}) ⁴			-92	0	ps

数据输出参数

参数	温度	最小值	典型值	最大值	单位
数据输出周期或单位间隔(UI)	全温	L/(20 × M × fS)			秒
数据输出占空比	25°C	50			%
数据有效时间	25°C	0.81			UI
PLL 锁定时间(tLOCK)	25°C	25			μs
唤醒时间					
待机	25°C	250			ns
ADC(省电模式)	25°C	375			μs
输出(省电模式)	25°C	50			μs
DSYNC 下降沿至 K.28 首字符	全温	4			多帧
CGS 阶段的 K.28 字符持续时间	全温	1			多帧
流水线延迟					
JESD204B M4、L1 模式(延迟)	全温	23			周期 7
JESD204B M4、L2 模式(延迟)	全温	29			周期 7
JESD204B M4、L4 模式(延迟)	全温	44			周期 7
每通道的数据速率	全温	6.4			Gbps
确定性抖动(DJ)					
6.4 Gbps 时	全温	8			Ps
随机抖动(RJ)					
6.4 Gbps 时	全温	1.25			ps rms
输出上升时间/下降时间	全温	50			ps
差分端接电阻	25°C	100			Ω
孔径参数					
孔径延迟(tA)	25°C	1			
孔径不确定性(抖动, tJ)	25°C	135			
超范围恢复时间	25°C	1			

时序规格

表 7.

参数	说明	限值	单位
SPI 时序要求	参见后续详细文档		
t _{DS}	数据与 SCLK 上升沿之间的建立时间	2	ns (最小值)
t _{DH}	数据与 SCLK 上升沿之间的保持时间	2	ns (最小值)

参数	说明	限值	单位
t_{CLK}	SCLK 周期	40	ns (最小值)
t_s	CSB 与 SCLK 之间的建立时间	2	ns (最小值)
t_H	CSB 与 SCLK 之间的保持时间	2	ns (最小值)
t_{HIGH}	SCLK 高电平脉冲宽度	10	ns (最小值)
t_{LOW}	SCLK 低电平脉冲宽度	10	ns (最小值)
t_{EN_SDIO}	相对 SCLK 下降沿, SDIO 引脚从输入状态切换到输出状态需要时间	10	ns (最小值)
t_{DIS_SDIO}	相对 SCLK 下降沿, SDIO 引脚从输出状态切换到输入状态需要时间	10	ns (最小值)

典型性能参数

VREF = 1.4 V

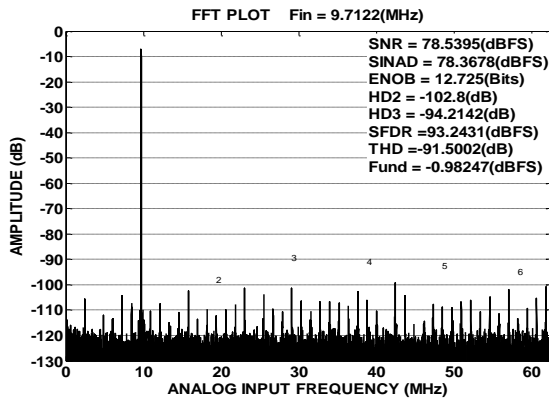


图 1.单音 32K(fin=9.7MHz, fs=125MSPS)

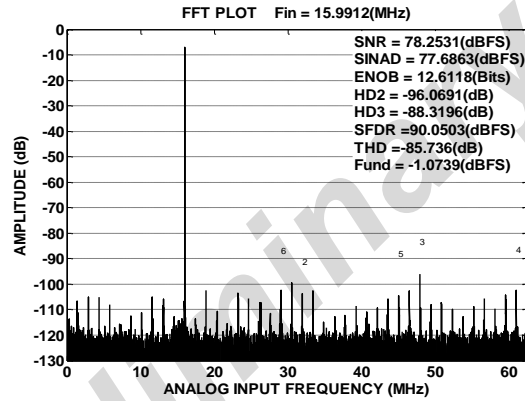


图 2.单音 32K(fin=16MHz, fs=125MSPS)

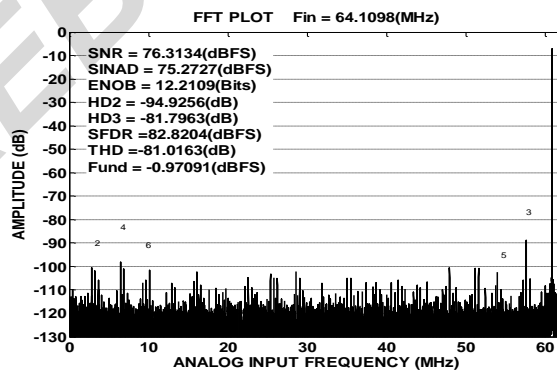


图 3.单音 32K(fin=64MHz, fs=125MSPS)

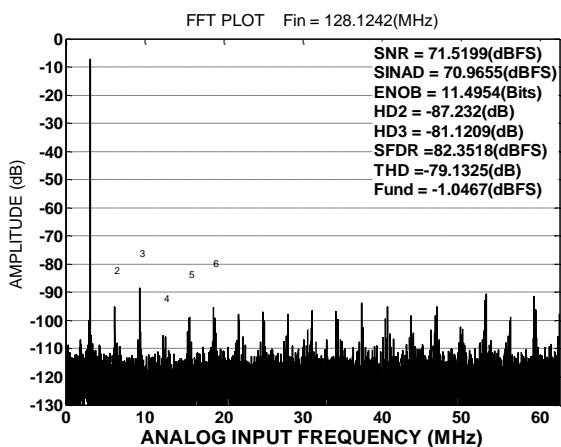


图 4.单音 32K(fin=128MHz, fs=125MSPS)

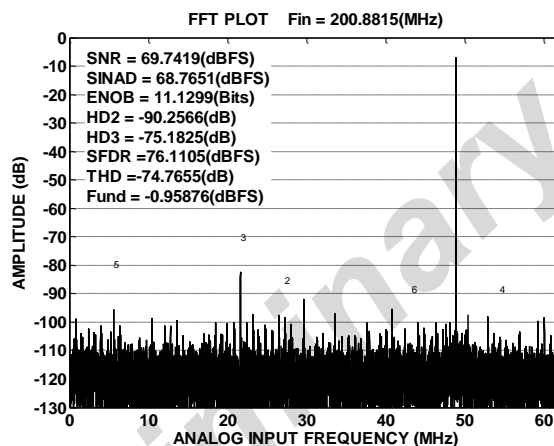


图 5.单音 32K(fin=201MHz, fs=125MSPS)

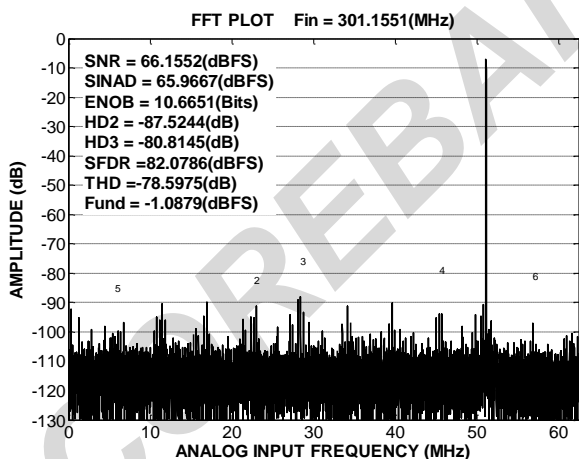


图 6.单音 32K(fin=301MHz, fs=125MSPS)

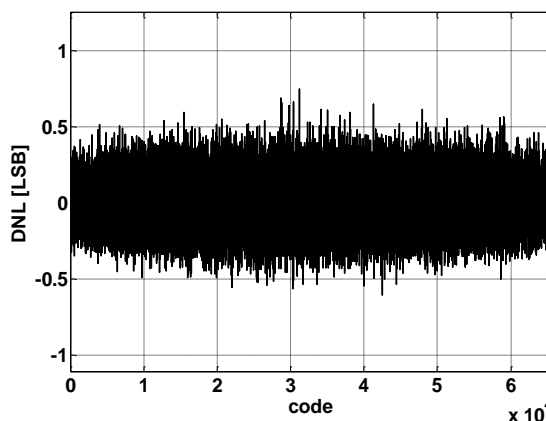


图 7 微分非线性(fin=9.7MHz, fs=125MSPS)

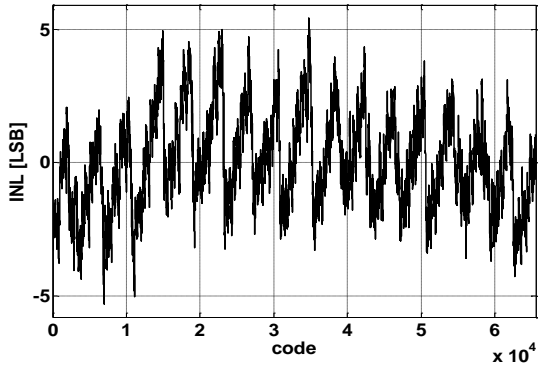


图 8.积分非线性(fin=9.7MHz, fs=125MSPS)

VREF=1.0V

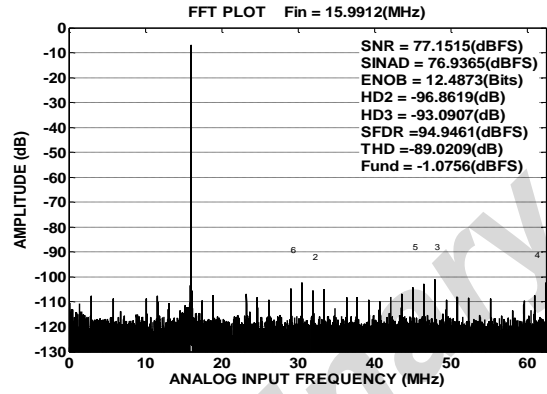


图 9.单音 32K(fin=9.7MHz, fs=125MSPS)

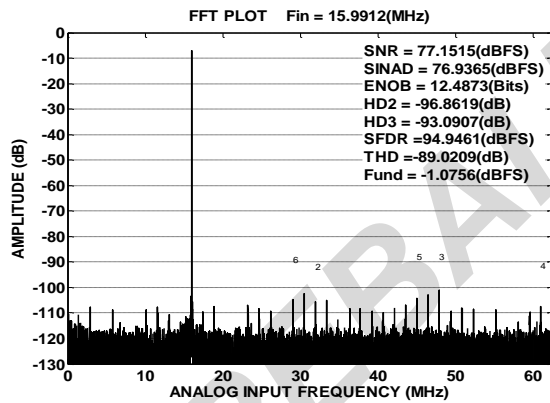


图 10.单音 32K(fin=16MHz, fs=125MSPS)

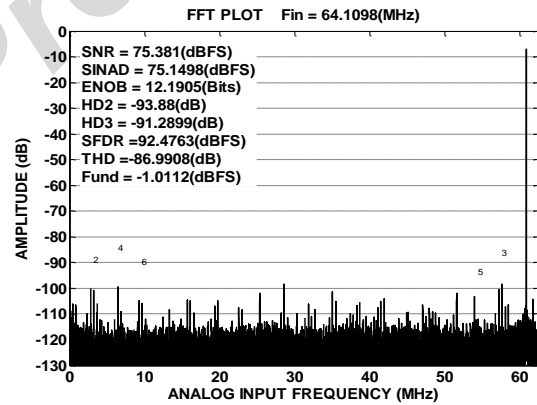


图 11.单音 32K(fin=64MHz, fs=125MSPS)

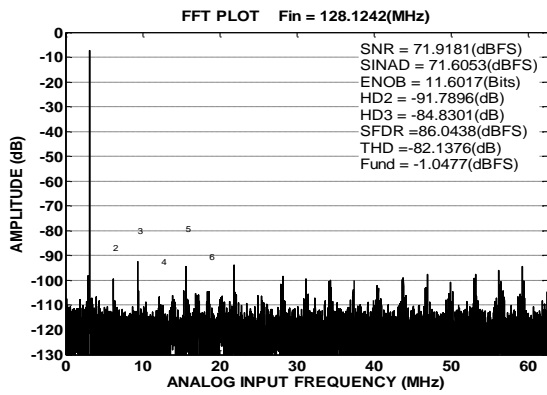


图 11.单音 32K(fin=128MHz, fs=125MSPS)

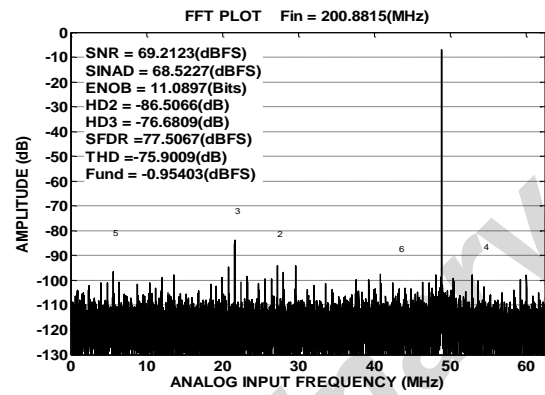


图 12.单音 32K(fin=201MHz, fs=125MSPS)

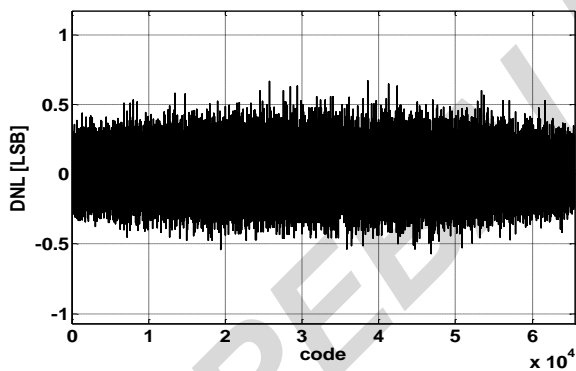


图 13.微分非线性(fin=10MHz, fs=125MSPS)

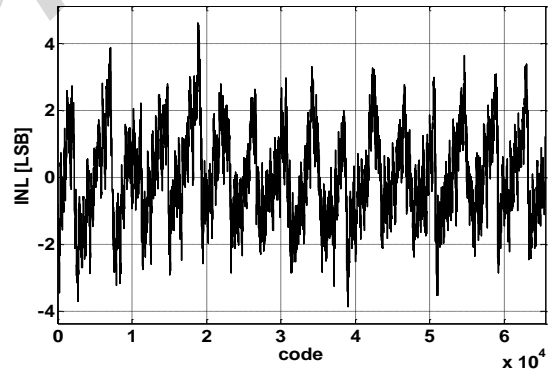
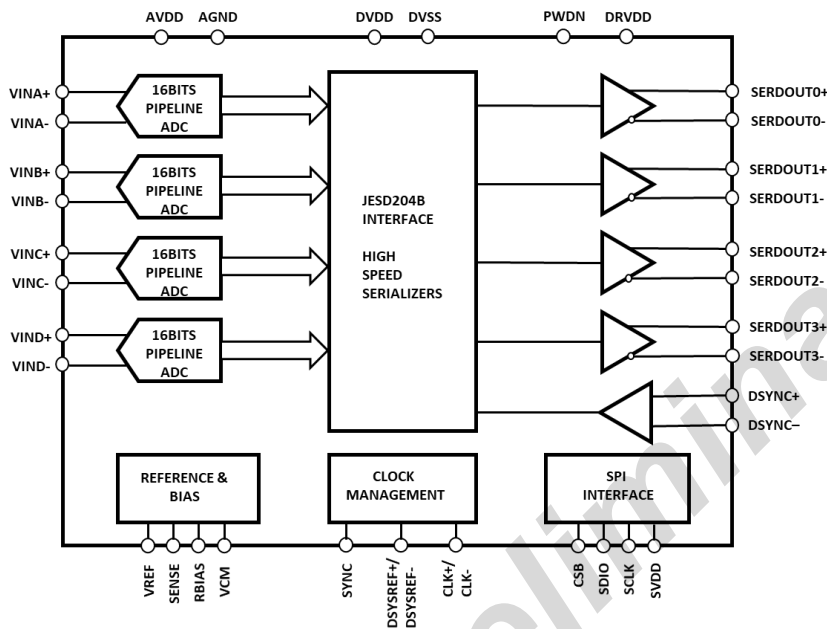
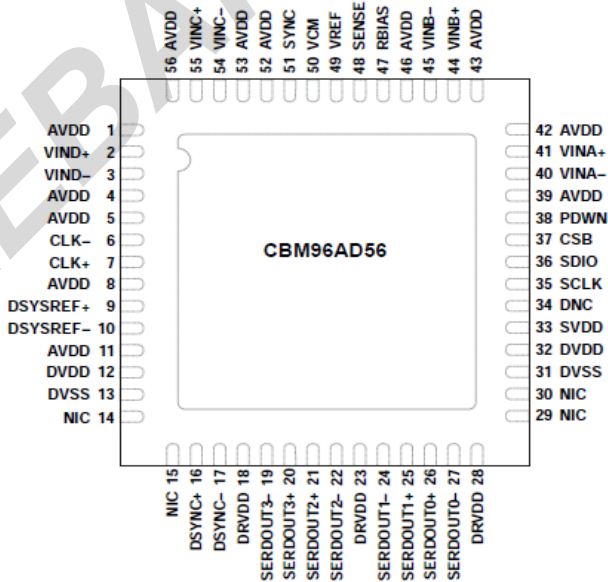


图 14.积分非线性(fin=10MHz, fs=125MSPS)

引脚配置和功能框图



内部功能框图



引脚配置(顶视图) 8 mm x 8 mm

引脚功能定义

引脚编号	引脚名称	说明
0	AGND、裸露焊盘	模拟地，裸露焊盘。封装底部的裸露热焊盘为器件提供模拟地。该焊盘必须与地相连，才能正常工作。
1, 4, 5, 8, 11, 39, 42, 43, 46, 52, 53, 56	AVDD	1.8 V模拟电源引脚。
2	VIND+	ADC D模拟输入(+)
3	VIND-	ADC D模拟输入(-)
6, 7	CLK-, CLK+	差分编码时钟。PECL、LVDS或1.8 V CMOS输入。
9	DSYSREF+	JESD204B LVDS SYSREF低电平有效输入(+)
10	DSYSREF-	JESD204B LVDS SYSREF低电平有效输入(-)
12, 32	DVDD	数字电源。
13, 31	DVSS	数字地。
14, 15, 29, 30	NIC	内部不连接。需要时可接地。
16	DSYNC+	JESD204B LVDS SYNC低电平有效输入(+)
17	DSYNC-	JESD204B LVDS SYNC低电平有效输入(-)
18, 23, 28	DRVDD	数字输出驱动器电源。
19	SERDOUT3-	通道3数字输出(-)
20	SERDOUT3+	通道3数字输出(+)
21	SERDOUT2+	通道2数字输出(+)
22	SERDOUT2-	通道2数字输出(-)
24	SERDOUT1-	通道1数字输出(-)
25	SERDOUT1+	通道1数字输出(+)
26	SERDOUT0+	通道0数字输出(+)
27	SERDOUT0-	通道0数字输出(-)
33	SVDD	SPI电源引脚。
34	DNC	不连接。请勿连接该引脚。
35	SCLK	SPI时钟输入。
36	SDIO	SPI数据输入和输出，双向。
37	CSB	SPI片选信号。低电平有效使能；内置30 kΩ上拉电阻。
38	PDWN	数字输入。此引脚内置一个30 kΩ下拉电阻。PDWN高电平= 关断器件；PDWN低电平= 运行器件(正常工作)。
40	VINA-	ADC A模拟输入(-)
41	VINA+	ADC A模拟输入(+)
44	VINB+	ADC B模拟输入(+)
45	VINB-	ADC B模拟输入(-)
47	RBIAS	设置模拟电流偏置。此引脚连接到接地10 kΩ(1%容差)电阻。
48	SENSE	基准电压模式选择。
49	VREF	基准电压输入和输出引脚。
50	VCM	模拟输入共模电压。
51	SYNC	数字输入。时钟分频器的同步输入。
54	VINC-	ADC C模拟输入(-)
55	VINC+	ADC C模拟输入(+)

订购指引

型号	温度范围	封装描述	包装信息
CBM96AD56-125	-40 °C至+85 °C	56引脚引线框芯片级封装[LFCSPWQ]	260PCS/托盘

符合RoHS标准

COREBAI Preliminary